



PTO/SB/21 (08-00)
 Approved for use through 10/31/2002. OMB 0651-0031
 U.S. Patent and Trademark Office: U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

TRANSMITTAL FORM

(to be used for all correspondence after initial filing)

Total Number of Pages in This Submission **3**

Application Number **10/604,485**

Filing Date **07/25/2003**

First Named Inventor **Kun-chih Lin**

Group Art Unit

Examiner Name

Attorney Docket Number **ADTP0068USA**

ENCLOSURES (check all that apply)

<input checked="" type="checkbox"/> Fee Transmittal Form <input type="checkbox"/> Fee Attached <input type="checkbox"/> Amendment / Reply <input type="checkbox"/> After Final <input type="checkbox"/> Affidavits/declaration(s) <input type="checkbox"/> Extension of Time Request <input type="checkbox"/> Express Abandonment Request <input type="checkbox"/> Information Disclosure Statement <input checked="" type="checkbox"/> Certified Copy of Priority Document(s) <input type="checkbox"/> Response to Missing Parts/ Incomplete Application <input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53	<input type="checkbox"/> Assignment Papers (for an Application) <input type="checkbox"/> Drawing(s) <input type="checkbox"/> Licensing-related Papers <input type="checkbox"/> Petition <input type="checkbox"/> Petition to Convert to a Provisional Application <input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address <input type="checkbox"/> Terminal Disclaimer <input type="checkbox"/> Request for Refund <input type="checkbox"/> CD, Number of CD(s) _____	<input type="checkbox"/> After Allowance Communication to Group <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences <input type="checkbox"/> Appeal Communication to Group (Appeal Notice, Brief, Reply Brief) <input type="checkbox"/> Proprietary Information <input type="checkbox"/> Status Letter <input type="checkbox"/> Other Enclosure(s) (please identify below):
Remarks		

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Winston Hsu, Reg. No.: 41,526	
Signature		
Date	07/29/2003	

CERTIFICATE OF MAILING

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, Washington, DC 20231 on this date:

Typed or printed name			
Signature		Date	

Burden Hour Statement: This form is estimated to take 0.2 hours to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

FEE TRANSMITTAL for FY 2003

Effective 01/01/2003. Patent fees are subject to annual revision.

 Applicant claims small entity status. See 37 CFR 1.27

TOTAL AMOUNT OF PAYMENT **(\$)** 0.00
Complete if Known

Application Number	10/604,485
Filing Date	7/25/2003
First Named Inventor	Kun-chih Lin
Examiner Name	
Art Unit	
Attorney Docket No.	ADTP0068USA

METHOD OF PAYMENT (check all that apply)
 Check Credit card Money Order Other None

 Deposit Account:

50-0801

 Deposit Account Number
 Deposit Account Name
 North America International Patent Office

The Commissioner is authorized to: (check all that apply)

Charge fee(s) indicated below Credit any overpayments
 Charge any additional fee(s) during the pendency of this application
 Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account.

FEE CALCULATION**1. BASIC FILING FEE**

Large Entity	Small Entity	Fee Code (\$)	Fee Code (\$)	Fee Description	Fee Paid
1001	2001	750	375	Utility filing fee	
1002	2002	330	165	Design filing fee	
1003	2003	520	260	Plant filing fee	
1004	2004	750	375	Reissue filing fee	
1005	2005	160	80	Provisional filing fee	
SUBTOTAL (1)		(\$) 0.00			

2. EXTRA CLAIM FEES FOR UTILITY AND REISSUE

Total Claims	Independent Claims	Multiple Dependent	Extra Claims	Fee from below	Fee Paid
			-20**	=	X
			- 3**	=	X

Large Entity	Small Entity	Fee Description
1202	18	2202 9 Claims in excess of 20
1201	84	2201 42 Independent claims in excess of 3
1203	280	2203 140 Multiple dependent claim, if not paid
1204	84	2204 42 ** Reissue independent claims over original patent
1205	18	2205 9 ** Reissue claims in excess of 20 and over original patent
SUBTOTAL (2)		(\$) 0.00

**or number previously paid, if greater; For Reissues, see above

3. ADDITIONAL FEES

Large Entity	Small Entity
--------------	--------------

Fee Code (\$)	Fee Code (\$)	Fee Description	Fee Paid
1051	130	2051 65 Surcharge - late filing fee or oath	
1052	50	2052 25 Surcharge - late provisional filing fee or cover sheet	
1053	130	1053 130 Non-English specification	
1812	2,520	1812 2,520 For filing a request for ex parte reexamination	
1804	920*	1804 920* Requesting publication of SIR prior to Examiner action	
1805	1,840*	1805 1,840* Requesting publication of SIR after Examiner action	
1251	110	2251 55 Extension for reply within first month	
1252	410	2252 205 Extension for reply within second month	
1253	930	2253 465 Extension for reply within third month	
1254	1,450	2254 725 Extension for reply within fourth month	
1255	1,970	2255 985 Extension for reply within fifth month	
1401	320	2401 160 Notice of Appeal	
1402	320	2402 160 Filing a brief in support of an appeal	
1403	280	2403 140 Request for oral hearing	
1451	1,510	1451 1,510 Petition to institute a public use proceeding	
1452	110	2452 55 Petition to revive - unavoidable	
1453	1,300	2453 650 Petition to revive - unintentional	
1501	1,300	2501 650 Utility issue fee (or reissue)	
1502	470	2502 235 Design issue fee	
1503	630	2503 315 Plant issue fee	
1460	130	1460 130 Petitions to the Commissioner	
1807	50	1807 50 Processing fee under 37 CFR 1.17(q)	
1806	180	1806 180 Submission of Information Disclosure Stmt	
8021	40	8021 40 Recording each patent assignment per property (times number of properties)	
1809	750	2809 375 Filing a submission after final rejection (37 CFR 1.129(a))	
1810	750	2810 375 For each additional invention to be examined (37 CFR 1.129(b))	
1801	750	2801 375 Request for Continued Examination (RCE)	
1802	900	1802 900 Request for expedited examination of a design application	
Other fee (specify) _____			
*Reduced by Basic Filing Fee Paid		SUBTOTAL (3) (\$) 0.00	

(Complete if applicable)

Name (Print/Type)	Winston Hsu	Registration No. (Attorney/Agent)	41,526	Telephone	886289237350
Signature	<i>Winston Hsu</i>		Date	01/29/2003	

WARNING: Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.

This collection of information is required by 37 CFR 1.17 and 1.27. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, Washington, DC 20231.

If you need assistance in completing the form, call 1-800-PTO-9199 (1-800-786-9199) and select option 2.



PTO/SB/02B (11-00)

Approved for use through 10/31/2002. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

DECLARATION — Supplemental Priority Data Sheet

Additional foreign applications:

Burden Hour Statement: This form is estimated to take 21 minutes to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. **DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO:** Assistant Commissioner for Patents, Washington, DC 20231.



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 05 月 02 日

Application Date

申請案號：092112079

Application No.

申請人：友達光電股份有限公司

Applicant(s)

局長

Director General

蔡練生

2003 6 18

發文日期：西元 _____ 年 _____ 月 _____ 日
Issue Date

發文字號：
Serial No.

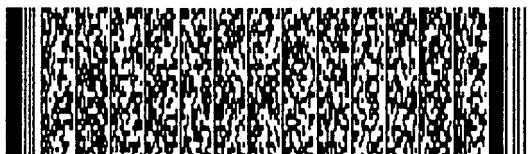
09220599950

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一 發明名稱	中文	一種利用準分子雷射再結晶製程來製作多晶矽薄膜的方法
	英文	METHOD OF FABRICATING POLYSILICON FILM BY EXCIMER LASER CRYSTALLIZATION PROCESS
二 發明人 (共1人)	姓名 (中文)	1. 林昆志
	姓名 (英文)	1. Lin, Kun-chih
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中文)	1. 新竹縣竹東鎮三重里七鄰中興路二段三七八巷五號六樓
	住居所 (英文)	1. 6F, No. 5, Lane 378, Sec. 2, Chung-Hsing Rd., Chu-Tung Town, Hsin-Chu Hsien, Taiwan, R.O.C.
三 申請人 (共1人)	名稱或 姓名 (中文)	1. 友達光電股份有限公司
	名稱或 姓名 (英文)	1. AU Optronics Corp.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹市新竹科學工業園區力行二路一號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. No. 1, Li-Hsin Road 2, Science-Based Industrial Park, Hsin-Chu City, Taiwan, R.O.C.
	代表人 (中文)	1. 李焜耀
代表人 (英文)	1. Lee, Kuen-Yao	



四、中文發明摘要 (發明名稱：一種利用準分子雷射再結晶製程來製作多晶矽薄膜的方法)

本發明是先提供一表面定義有第一、第二及第三區域之基板，接著於該基板上形成一非晶矽薄膜，再移除部分之該非晶矽薄膜，以於該第三區域內形成一對準標記，隨後於該非晶矽薄膜上形成一遮罩層，並移除該第一區域內之該遮罩層，以進行該準分子雷射再結晶製程，使得該第一區域內之該非晶矽薄膜再結晶成一多晶矽薄膜。

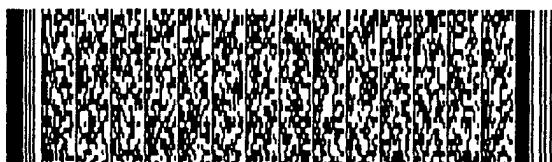
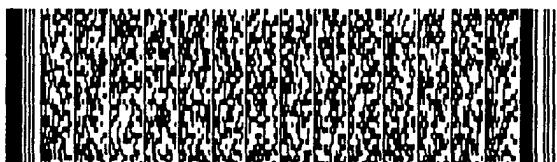
五、(一)、本案代表圖為：第八圖

(二)、本案代表圖之元件代表符號簡單說明：

110	顯示面板	112	基板
114	緩衝層	116	非晶矽薄膜
118	對準標記	120	第一區域
122	遮罩層	124	多晶矽薄膜

六、英文發明摘要 (發明名稱：METHOD OF FABRICATING POLYSILICON FILM BY EXCIMER LASER CRYSTALLIZATION PROCESS)

A method of fabricating a polysilicon film by an excimer laser crystallization process is disclosed. First, a substrate with a first region, a second region surrounding the first region, and a third region is provided. An amorphous silicon film is formed on the substrate. A photo-etching process is performed to remove parts of amorphous silicon film in the



四、中文發明摘要 (發明名稱：一種利用準分子雷射再結晶製程來製作多晶矽薄膜的方法)

130 第二區域

140 第三區域

六、英文發明摘要 (發明名稱：METHOD OF FABRICATING POLYSILICON FILM BY EXCIMER LASER CRYSTALLIZATION PROCESS)

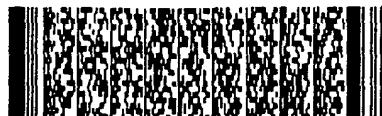
third region to form an alignment mark. Then, a mask layer is formed on the amorphous silicon film and a second photo-etching process is performed to remove the mask layer in the first region to expose the amorphous silicon film in the first region. After that, an excimer laser irradiation process is performed so that the amorphous silicon film in the first region is



四、中文發明摘要 (發明名稱：一種利用準分子雷射再結晶製程來製作多晶矽薄膜的方法)

六、英文發明摘要 (發明名稱：METHOD OF FABRICATING POLYSILICON FILM BY EXCIMER LASER CRYSTALLIZATION PROCESS)

crystallized and becomes a polysilicon film.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

無

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

發明所屬之技術領域

本發明係提供一種多晶矽薄膜的製作方法，尤指一種利用準分子再結晶 (excimer laser crystallization, ELC) 製程製作多晶矽薄膜的方法。

先前技術

隨著科技的日新月異，輕薄、省電、可攜帶式的智慧型資訊產品已經充斥了我們的生活空間，而顯示器在其間扮演了相當重要的角色，不論是手機、個人數位助理或是筆記型電腦，均需要顯示器作為人機溝通的介面。然而現今已大量生產的非晶矽薄膜電晶體液晶顯示器 (a-TFT LCD)，由於載子移動率的限制，要進一步達到輕薄、省電、高畫質的需求已經有所困難，取而帶之的將會是低溫多晶矽 (low temperature polysilicon, LTPS) 薄膜電晶體液晶顯示器。

在液晶顯示器中，由於一般玻璃基板的耐熱度往往只能到 600°C ，因此若在高溫下直接製作多晶矽薄膜將會造成玻璃基板的扭曲變形，因此傳統的多晶矽薄膜電晶體液晶顯示器往往必須要使用價格昂貴的石英作為基材，應用範圍往往也只能侷限於小尺寸的液晶面板。因此，目前另一種利用非晶矽薄膜再結晶的低溫多晶矽薄

五、發明說明 (2)

膜製作方法已逐漸成為主流，其中又以準分子雷射再結晶 (excimer laser crystallization, ELC) 製程格外受到重視。

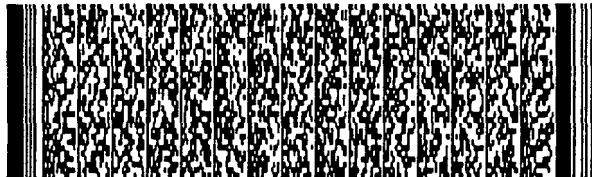
此外，在液晶顯示器之顯示面板上，往往包含了複數個矩陣式排列的低溫多晶矽薄膜電晶體，用以驅動該顯示面板內的畫素電極生成影像，因此，所形成的多晶矽薄膜通常都包含有複數個多晶矽島 (polysilicon island) 結構分別用來作為各該低溫多晶矽薄膜電晶體之主動區域 (active area)，以形成各該低溫多晶矽薄膜電晶體之源極、汲極以及其間的通道區域。

現為說明方便起見，以下圖示中僅以一多晶矽島結構為例，來說明習知中以準分子雷射再結晶製程製作多晶矽薄膜之方法。請參考圖一至圖四，圖一至圖四為多晶矽薄膜之製程製作示意圖。如圖一所示，首先提供一顯示面板 10，且顯示面板 10 包含有一基板 12，接著進行一濺鍍製程以於基板 12 表面形成一金屬層 (未顯示)，再利用一黃光暨蝕刻製程將該金屬層圖案化，以於基板 12 表面形成一對準標記 (alignment mark) 14。其中，基板 12 為一玻璃基板，而對準標記 14 則係包含有至少一個突起結構，設於不會進行電路佈局的外圍區域，因此即使經過數道沉積製程，對準標記 14 仍可供機台清楚辨識。

五、發明說明 (3)

一般而言，在該多晶矽薄膜以及後續的顯示面板製作過程中，往往會使用到多道黃光製程，一旦這些黃光製程發生對位偏差的狀況，就很容易會造成造成元件可靠度的降低，甚至發生嚴重缺陷導致功能喪失的情形，因此為改善各機台之對準能力，在進行各項操作前（尤其是黃光製程），各機台先皆會根據對準標記 14來進行定位，以降低因對位不準而生成的缺陷。

如圖二所示，接著於基板 12表面依序形成一緩衝層 1 以及一非晶矽薄膜 18，且非晶矽薄膜 18表面定義有一第一區域 20以及一第二區域 30，隨後再如圖三所示，於非晶矽薄膜 18表面形成一圖案化之遮罩層 22覆蓋於第一區域 30上。其中，遮罩層 22可為一包含有一金屬層、一氣矽層的單層材料或是由上述材料組合而成為之多層結構，其功用在於藉由金屬層增加第二區域 30的反射率來高成熱傳導速率來使下方非晶矽薄膜 18之熱量吸收或是利用氣矽薄膜 18先晶核。概括而言，形成遮罩層 22的目的在於使第二區域 30(覆蓋有遮罩層 22之區域)之非晶矽薄膜 18成為部分熔融狀態，而第一區域 20(未覆蓋有遮罩層 22之區域)之非晶矽薄膜 18達到完全熔融狀態，因此當準分子雷射照射結束後，融熔的非晶矽層 18開始固化時，會因為部分熔融與完全熔融區域間具有一異質介面，而以部分熔融區



五、發明說明 (4)

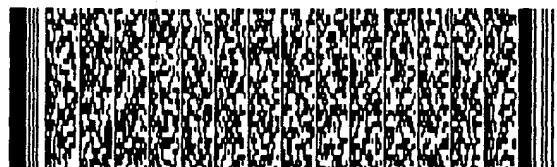
域為成核基點，由部分熔融的第二區域 30開始往完全熔融的第一區域 20作橫向的晶粒成長，以於第一區域 20內形成一多晶矽薄膜 24。

如圖四所示，接著進行一黃光暨蝕刻製程，移除第二區域 30上之遮罩層 22與非晶矽層 18，以於第一區域 20內形成一多晶矽島結構 24。最後再進行後續之液晶顯示面板製程，利用多晶矽島 24作為液晶顯示器內的主動區域，以構成液晶顯示器面板中之驅動電路。

在上述準分子雷射再結晶製程中，當在定義對準標記位置、將遮罩層圖案化以及最後在形成該多晶矽島的多晶矽島的製作過程中，均各需使用到一次黃光製程，也就是說在整個多晶矽島的製作過程中共需使用三道黃光製程，因此上述方法雖，可控制晶界形成的位置，但是卻相當地繁複，不僅需要耗費較多的製程時間，亦會導致製造成本上升，因此，要如何簡化準分子雷射再結晶製程，實為當前之重要研究課題。

發明內容

本發明之主要目的在於提供一種利用準分子雷射再結晶製程來製作一多晶矽薄膜的方法，改善習知技術中



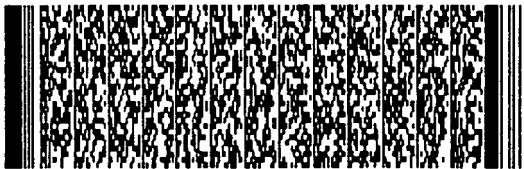
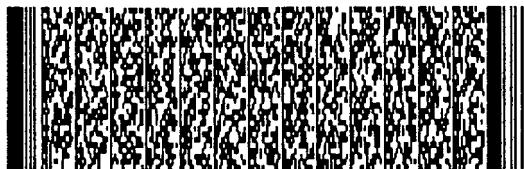
五、發明說明 (5)

製程繁複的缺點，以減少製造成本並縮短製程時間。

分提區板第成晶子結該
準先二基製該形非分再除
一首先第該刻於上該準膜移
用。一於蝕並膜除該薄以
種方法、著暨，薄移行矽，
一域一矽非製以該刻薄一膜
露薄第區第晶該刻層之蝕
揭矽一三一非於蝕罩內
中晶有第由該後暨遮域
專製表域，膜內標第域該
請來板域薄域對行一區使
利作面以，之記二內第一再
範圍多義一藉分隨光該區進
之製該基矽區對行一區使
明晶且第一晶第三成並該製矽
申程矽區對行一區使，最後
本再板於成除內層上結多。
在射基繞形移域罩膜再一層。
雷一圍方，區遮薄射成罩
子供域上程三一石雷晶遮

實施方式

實示第一法明的發膜本薄矽晶多圖至作五圖程製子雷射退火圖九，製圖五圖至作五圖程製子雷射退火圖九，為矽晶多圖至作五圖程製子雷射退火圖九，



五、發明說明 (6)

圖。如圖五所示，首先提供一顯示面板 110，且顯示面板 110 包含有一基板 112，而基板 112 表面定義有一第一區域 120、一第二區域 130 圍繞於第一區域 120 以及一第三區域。接著於基板 112 表面形成一緩衝層 114 以避免基板 112 內的雜質在後續製程中向上擴散而影響所生成之多晶矽薄膜品質，接著於緩衝層 114 上方形成一非晶矽薄膜 116。在本發明之較佳實施例中，基板 110 係為一玻璃基板，緩衝層 112 係為一矽氧層或由矽氧層與氮矽層共同組成之多層結構，而形成上述各層的方法有相當多種，諸如低壓化學氣相沉積 (LPCVD) 製程、電漿輔助化學氣相沉積 (PECVD) 製程以及濺鍍 (sputtering) 製程等，此皆為習知標準製程，故在此不多加贅述。

如圖六所示，接著進行一第一黃光暨蝕刻製程，用以將非晶矽薄膜 116 圖案化，並同時移除第三區域 140 內之部分非晶矽薄膜 116，以於第三區域 140 內形成一對準標記 118。其中對準標記 118 包含有至少一個突起結構，並設於不會進行電路佈局的外圍區域，因此即使經過數道沉積製程，對準標記 118 仍可供機台清楚辨識。

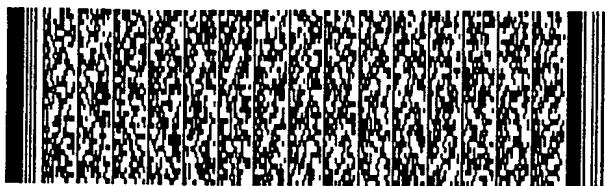
然後如圖七所示，於顯示面板 110 上形成一遮罩層 122，覆蓋於緩衝層 114、非晶矽薄膜 116 以及對準標記 118 上。其中，遮罩層 122 係為一包含有矽氧層 (SiO_x)、氮矽層 (SiN)、金屬層、氮氧化矽 ($SiON$) 層的單層結構或

五、發明說明 (7)

是由上述材料組合而成之多層堆疊構造，並可根據所使用的材料選用適當的製程方法形成，例如習知之低壓化學氣相沉積 (LPCVD) 製程、電漿輔助化學氣相沉積 (PECVD) 製程以及濺鍍 (sputtering) 製程等。

如圖八所示，隨後進行一第二黃光暨蝕刻製程，移除第一區域 120 內之遮罩層 122，以使第一區域 120 之非晶矽薄膜 116 露出。接著以一準分子雷射進行照射，不論遮罩層 122 係使用一金屬層來增加反射率或利用高熱導材質來增加散熱速率，都會使得第一區域 120 內之非晶矽薄膜 116 達到完全熔融狀態時，並使第二區域 130 內之非晶矽薄膜 116 仍處於未熔融或部分熔融狀態。隨後停止準分子雷射之照射，讓熔融之非晶矽薄膜 116 再結晶為一多晶矽薄膜 124。

一般而言，所使用之準分子雷射係由 $XeCl$ 、 ArF 、 KrF 或是 XeF 等分子生成，不同之分子將產生不同之波長，而且準分子雷射之輸出功率與照射時間可根據非晶矽薄膜 116 之厚度予以適當調整，由於此部分製程參數之調整應為習知該項技術者所熟知，故在此不予以贅述。值得注意的是，在本發明方法中所使用之準分子雷射除了包含有一習知技術中廣泛應用的短脈衝雷射 (約 20 至 50 ns) 外，另包含有一長脈衝周期雷射，其脈衝時間約為 150 至 250，以增加所形成晶粒之尺寸，進而增加所形成



五、發明說明 (8)

之多晶矽薄膜 124 內之載子移動速率並提升低溫多晶矽薄膜電晶體之元件表現。

如圖九所示，接著進行一蝕刻製程，用來移除位於顯示面板 110 表面之遮罩層 122，以形成一多晶矽島 (polysilicon island) 結構，之後可繼續利用該多晶矽島結構作為一低溫多晶矽薄膜電晶體之主動區域，進行後續之顯示面板製作，由於後續製程應為熟知該項技藝者所能輕易完成，故在此亦不予贅述。

承上所述，本發明之方法係利用非晶矽薄膜 116 來形成對準標記 118，故可減少一道沉積製程以及一道黃光製程，進而縮短製程時間以及降低製造成本。

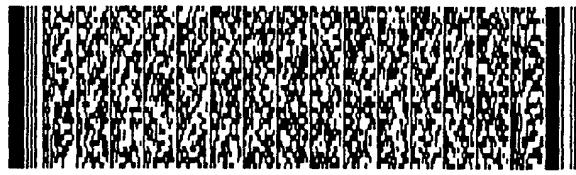
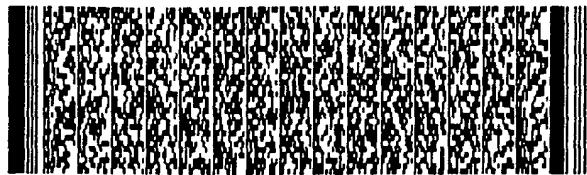
請參考圖十，圖十為本發明第二實施例中以準分子雷射退火製程製作多晶矽薄膜的方法示意圖。本實施例之製程方法與第一實施例相似，所不同之處僅在於進行第二黃光暨蝕刻製程以將遮罩層 222 圖案化後，會先形成一熱含覆蓋層 223 覆蓋於遮罩層 222 與非晶矽薄膜 216 上，之後才以準分子雷射照射，使第一區域 220 內之非晶矽薄膜 216 再結晶為多晶矽薄膜 224，隨後同樣以一蝕刻製程移除遮罩層 222 以及熱含覆蓋層 223。其中，熱含覆蓋層 222 係包含有氧化矽 (SiO_x)、氮化矽 (SiN)、氮氧化矽 ($SiON$) 或上述材料之組合，可用來降低熱量散失，以使

五、發明說明 (9)

第一區域 220內融熔狀態之非晶矽薄膜 216能再較高的環境溫度係進行再結晶，進而增加所形成之晶粒尺寸。

請參考圖十一，圖十一為本發明第三實施例中以準分子雷射退火製程製作多晶矽薄膜的方法示意圖。本實施例之製程原理與前述第二實施例相同，所不同之處在於本實施例中係先形成熱含覆蓋層 323後，才形成遮罩層 322。由於前述實施例中遮罩層 122及 222均係直接形成於非晶矽薄膜 116及 226上，所以一旦遮罩層的下方係採用金屬層或氮矽層作為主要材料時，往往易發生所形成之多晶矽薄膜遭金屬污染或因應力導致半導體薄膜剝落的現象，因此本發明之第三實施例可藉由先形成熱含覆蓋層 323來解決此一問題，進而增加產品的可靠度。

相較於習之技術中先形成對準標記後再進行非晶矽製作與化製程，縮短製程時間並揭露雷射週期之晶生元件之電性表現及可靠度。



五、發明說明 (10)

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所作之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。



圖式簡單說明

圖式之簡單說明

圖一至圖四為習知技術中以準分子雷射再結晶製程製作一多晶矽薄膜的方法示意圖。

圖五與圖九為本發明第一實施例中以準分子雷射退火製程製作一多晶矽薄膜的方法示意圖。

圖十為本發明第二實施例中以準分子雷射退火製程製作多晶矽薄膜的方法示意圖。

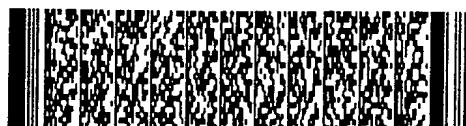
圖十一為本發明第三實施例中以準分子雷射退火製程製作多晶矽薄膜的方法示意圖。

圖式之符號說明

10	顯示面板	12	基板
14	對準標記	16	緩衝層
18	非晶矽薄膜	20	第一區域
22	遮罩層	24	非晶矽薄膜
30	第二區域	110	顯示面板
112	基板	114	緩衝層
116	非晶矽薄膜	118	對準標記
120	第一區域	122	遮罩層
124	多晶矽薄膜	130	第二區域
140	第三區域	210	顯示面板
212	基板	214	緩衝層

圖式簡單說明

216 非晶矽薄膜	218 對準標記
220 第一區域	222 遮罩層
223 热含覆蓋層	224 多晶矽薄膜
230 第二區域	240 第三區域
322 遮罩層	323 热含覆蓋層
324 多晶矽薄膜	



六、申請專利範圍

1. 一種利用一準分子雷射再結晶 (excimer laser crystallization, ELC) 製程來製作一多晶矽薄膜的方法，該方法包含有下列步驟：

提供一基板 (substrate)，該基板表面定義有一第一區域、一第二區域圍繞於該第一區域，以及一第三區域；

於該基板上方形成一非晶矽薄膜 (amorphous silicon layer)；

進行一第一黃光暨蝕刻製程，移除該第三區域內之該非晶矽薄膜，並於該第三區域內形成一對準標記 (alignment mark)；

於該非晶矽薄膜上形成一遮罩層 (mask layer)；進行一第二黃光暨蝕刻製程，移除該非晶矽薄膜上方該第一區域內之該遮罩層；以及

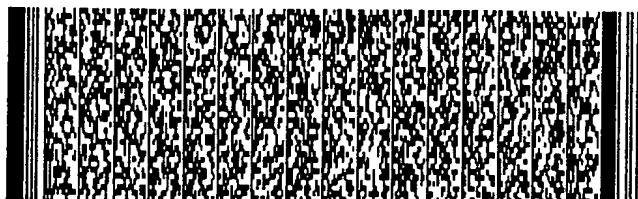
進行該準分子雷射再結晶製程，使該第一區域內之該非晶矽薄膜再結晶成一多晶矽薄膜。

2. 如申請專利範圍第 1 項的方法，其中該基底表面另包含有一緩衝層，且該非晶矽薄膜係形成於該緩衝層表面。

3. 如申請專利範圍第 1 項的方法，其中該方法於形成該多晶矽薄膜後，將再移除該遮罩層。

六、申請專利範圍

4. 如申請專利範圍第1項的方法，其中該多晶矽層係用來作為一薄膜電晶體之主動區域。
5. 如申請專利範圍第1項的方法，其中該對準標記係用來增加後續製程的對準能力。
6. 如申請專利範圍第1項的方法，其中該遮罩層係包含有矽氧層(SiO_x)、氮矽層(SiN)、金屬層、氮氧化矽($SiON$)層或是上述材料之組合。
7. 如申請專利範圍第1項的方法，其中該準分子雷射再結晶製程係利用一準分子雷射照射該非晶矽薄膜，以使覆蓋有該遮罩層之該第二區域內該非晶矽薄膜達到部分熔融狀態，而未覆蓋有該遮罩層之該第一區域內該非晶矽薄膜達到完全熔融狀態，再由該第一區域與該第二區域之介面處朝該第一區域橫向長晶，以於該第一區域內形成一多晶矽薄膜。
8. 如申請專利範圍第1項的方法，其中該準分子雷射中另包含有一長脈衝週期雷射(long pulse duration laser)。
9. 如申請專利範圍第8項的方法，其中該長脈衝週期雷射(long pulse duration laser)之週期約為150至250微



六、申請專利範圍

秒 (ns)。

10. 如申請專利範圍第1項的方法，其中該方法於進行該準分子雷射再結晶製程前，另形成一熱含覆蓋層覆蓋於該遮罩層以及該非晶矽薄膜上，以增加所形成之該多晶矽薄膜之晶粒大小。

11. 一種利用一準分子雷射再結晶 (excimer laser crystallization, ELC) 製程來製作一多晶矽薄膜的方法，該方法包含有下列步驟：

提供一基板 (substrate)，該基板表面並定義有一第一區域、一第二區域圍繞於該第一區域，以及一第三區域；

於該基板上方形成一非晶矽薄膜 (amorphous silicon layer)；

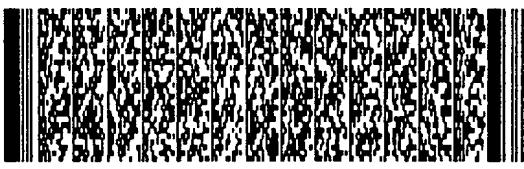
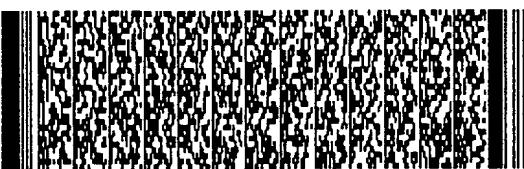
進行一第一黃光暨蝕刻製程，移除該第三區域內之該非晶矽薄膜，並於該第三區域內形成一對準標記 (alignment mark)；

形成一熱含覆蓋層覆蓋於該非晶矽薄膜以及該緩衝層上；

於該熱含覆蓋層上形成一遮罩層 (mask layer)；

進行一第二黃光暨蝕刻製程，移除該非晶矽薄膜上方該第一區域內之該遮罩層；以及

進行該準分子雷射再結晶製程，使該第一區域內之



六、申請專利範圍

該非晶矽薄膜再結晶成一多晶矽薄膜。

12. 如申請專利範圍第 11 項的方法，其中該基底表面另包含有一緩衝層，且該非晶矽薄膜係形成於該緩衝層表面。

13. 如申請專利範圍第 11 項的方法，其中該方法於形成該多晶矽薄膜後，將再移除該遮罩層以及該熱含覆蓋層。

14. 如申請專利範圍第 11 項的方法，其中該多晶矽層係用來作為一薄膜電晶體之主動區域。

15. 如申請專利範圍第 11 項的方法，其中該對準標記係用來提供一光罩定位功能，以增加後續製程的對準能力。

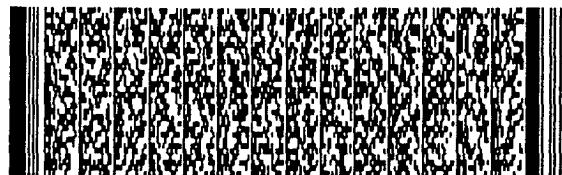
16. 如申請專利範圍第 11 項的方法，其中該遮罩層係包含有矽氧層 (SiO_x)、氮矽層 (SiN)、金屬層、氮氧化矽 ($SiON$) 層或是上述材料之組合。

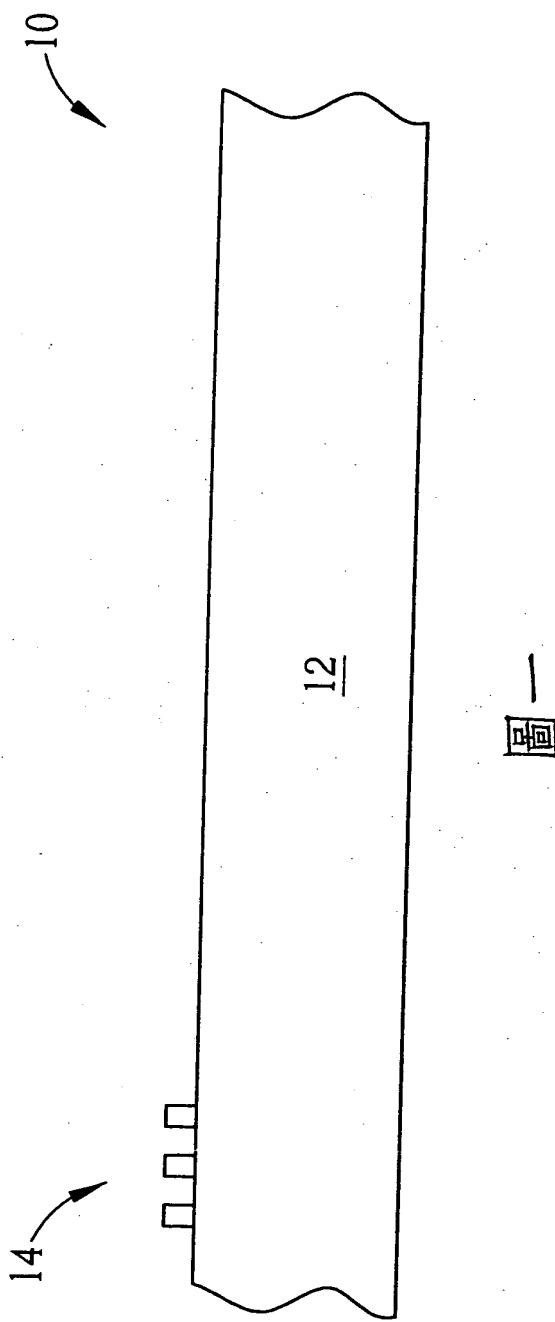
17. 如申請專利範圍第 11 項的方法，其中該熱含覆蓋層係包含有矽氧層 (SiO_x)、氮矽層 (SiN)、氮氧化矽 ($SiON$) 層或是上述材料之組合。

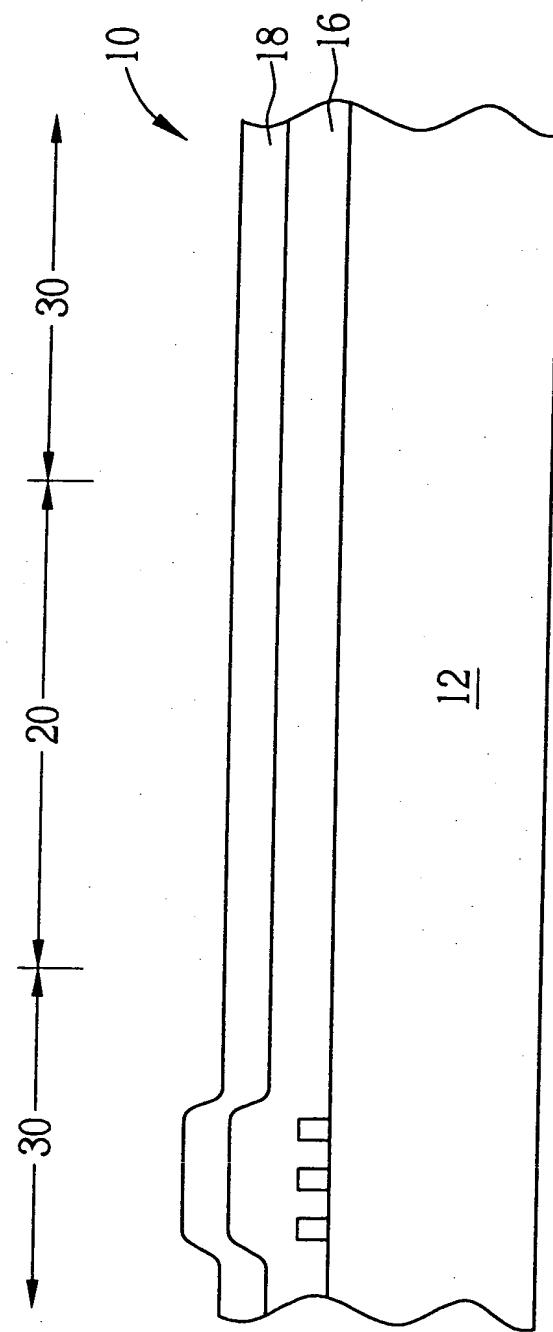


六、申請專利範圍

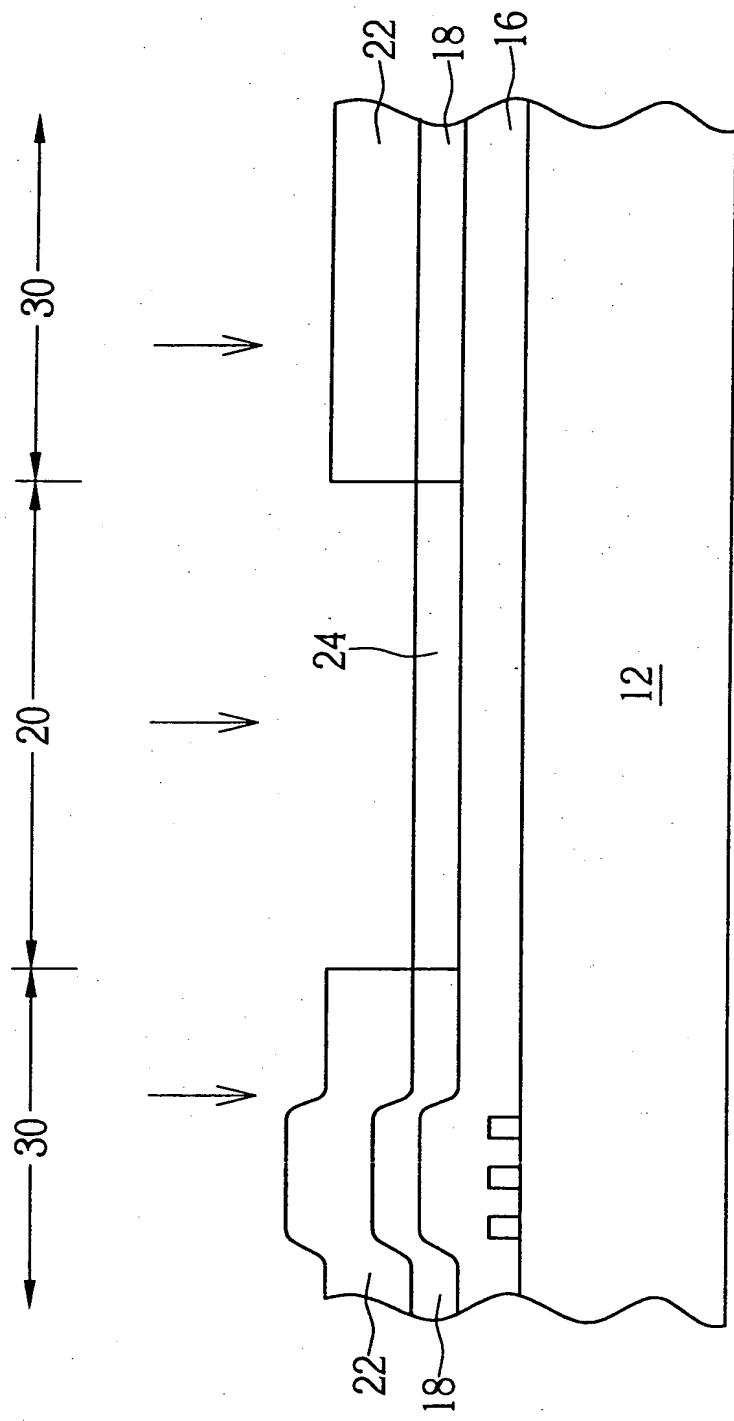
18. 如申請專利範圍第 11 項的方法，其中該準分子雷射再結晶製程係利用一準分子雷射照射該非晶矽薄膜，以使覆蓋有該遮罩層之該第二區域內該非晶矽薄膜達到部分熔融狀態，而未覆蓋有該遮罩層之該第一區域內該非晶矽薄膜達到完全熔融狀態，再由該第一區域與該第二區域之介面處朝該第一區域橫向長晶，以於該第一區域內形成一多晶矽薄膜。
19. 如申請專利範圍第 11 項的方法，其中該準分子雷射另包含有一長脈衝週期雷射 (long pulse duration laser)。
20. 如申請專利範圍第 19 項的方法，其中該長脈衝週期雷射 (long pulse duration laser) 之週期約為 150 至 250 微秒 (ns)。



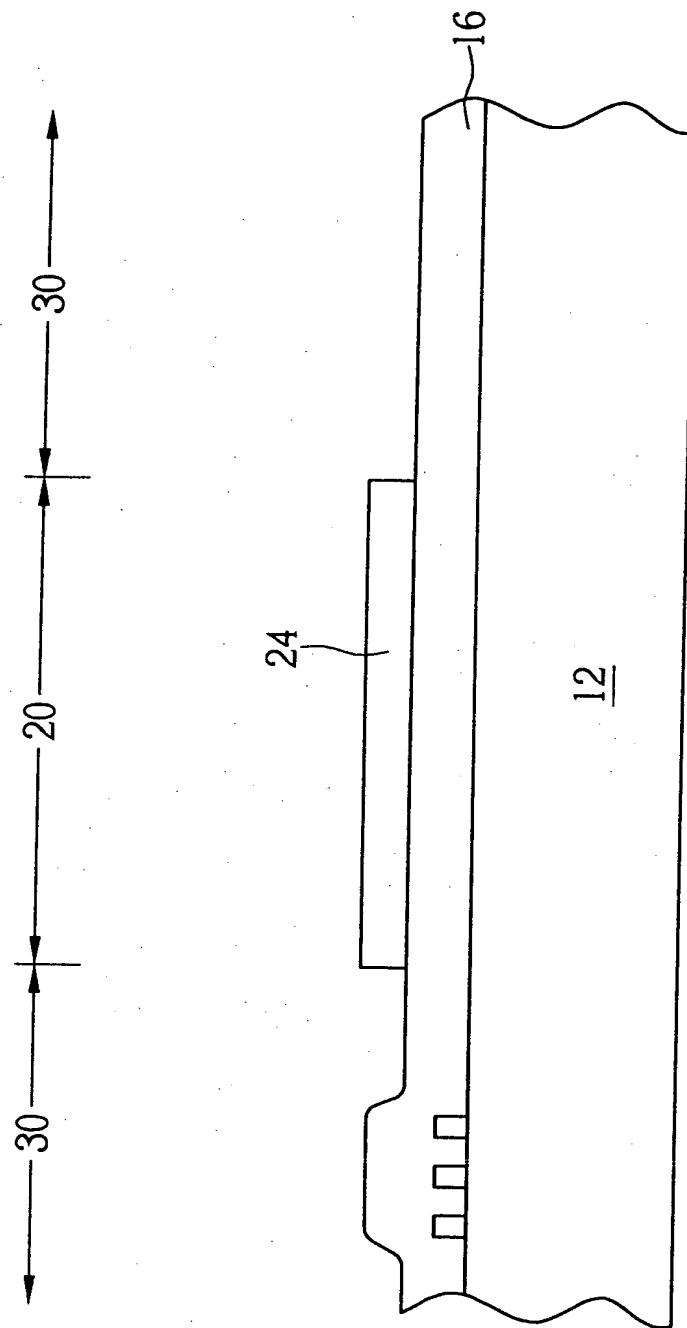




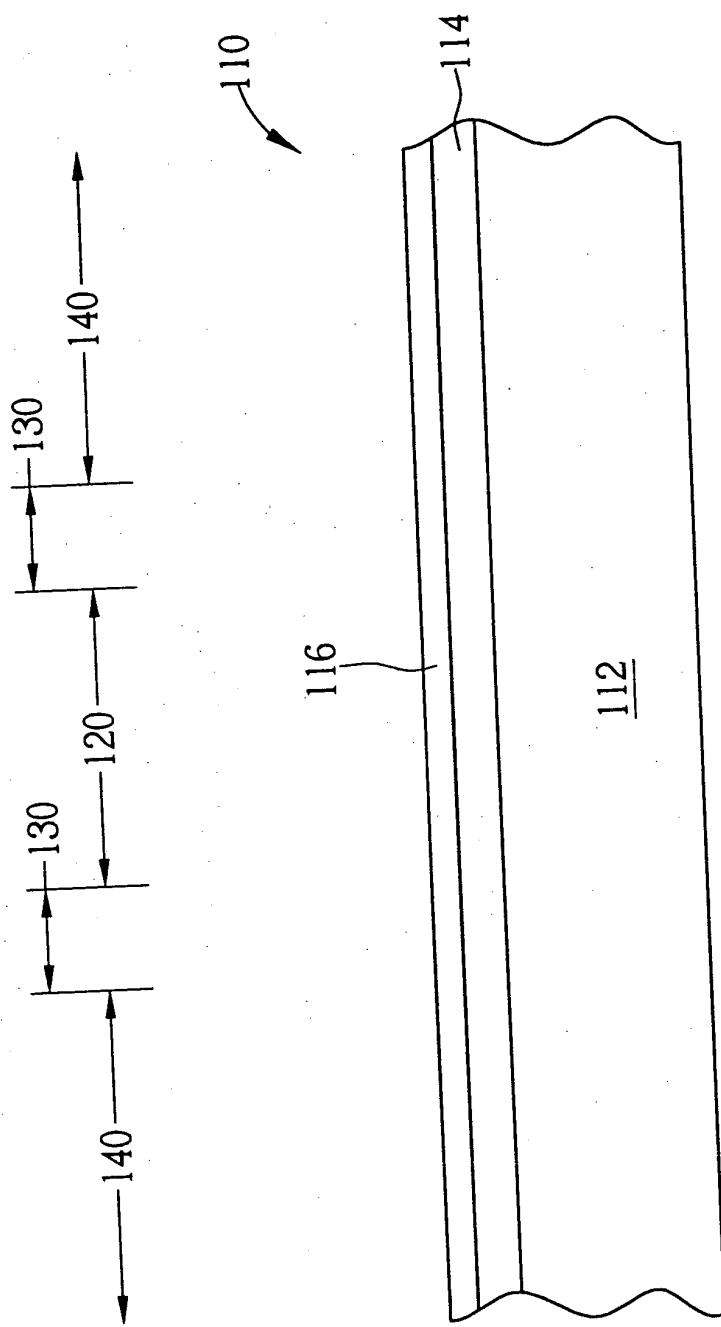
圖二



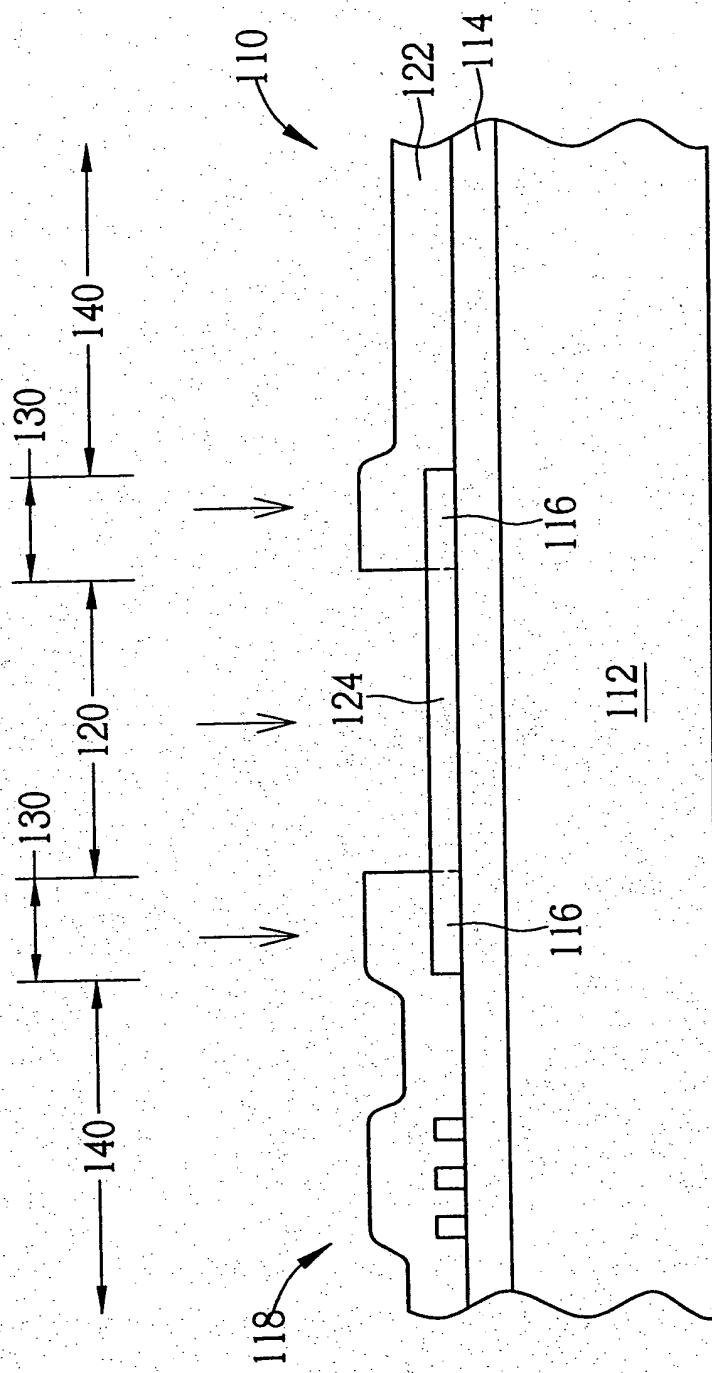
圖三



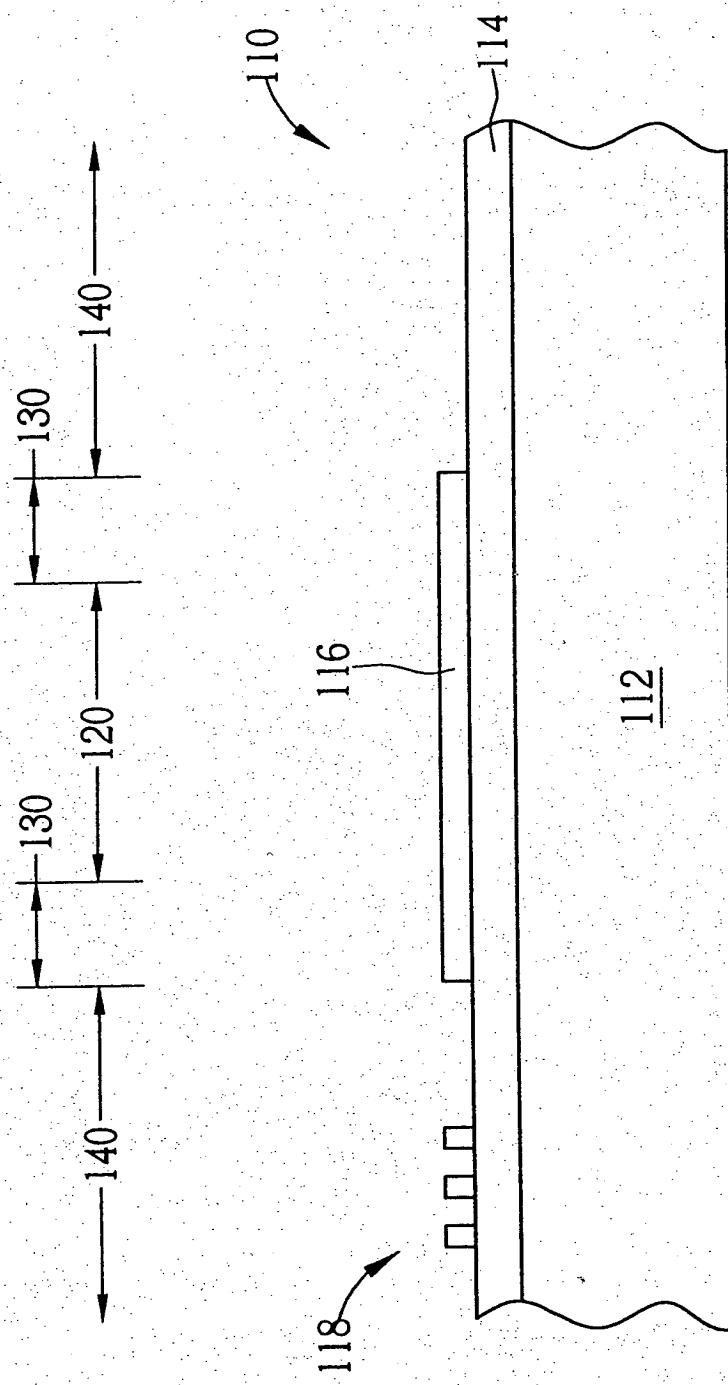
圖四



圖五

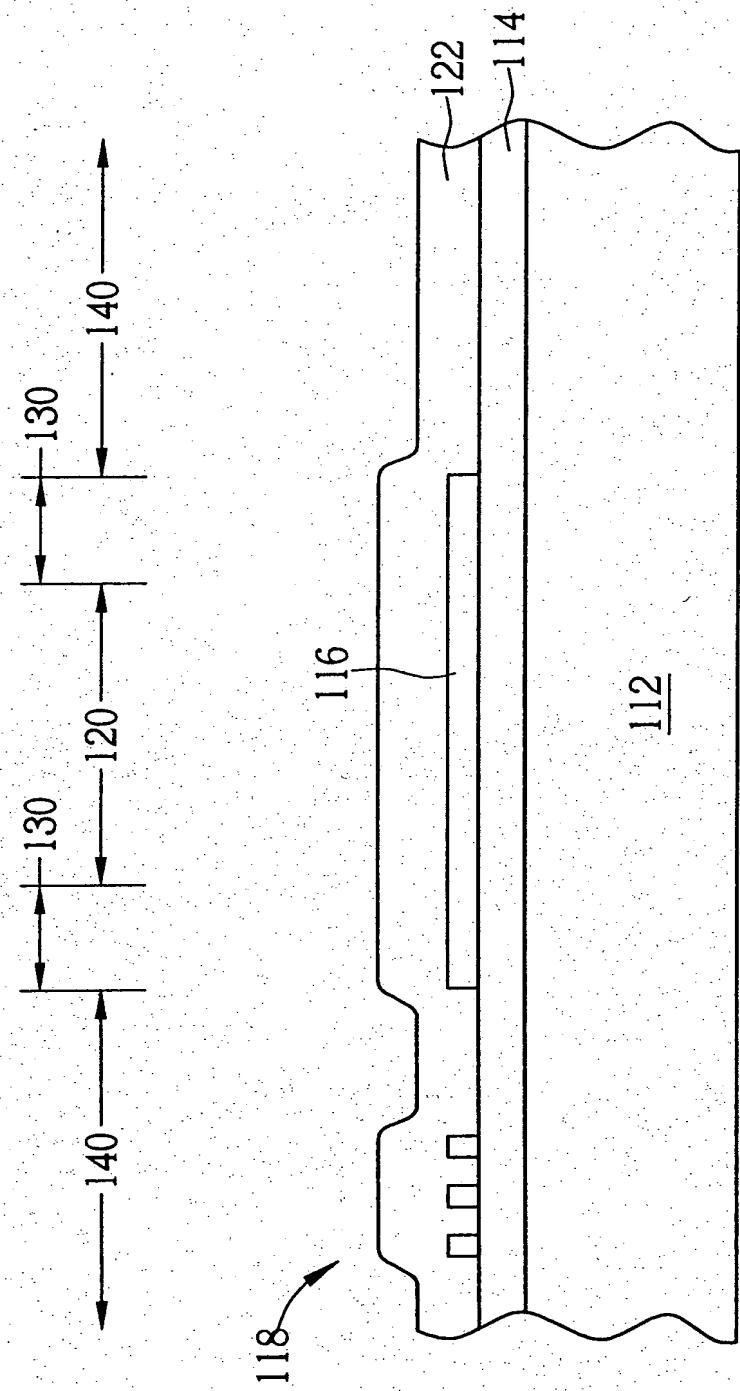


圖八

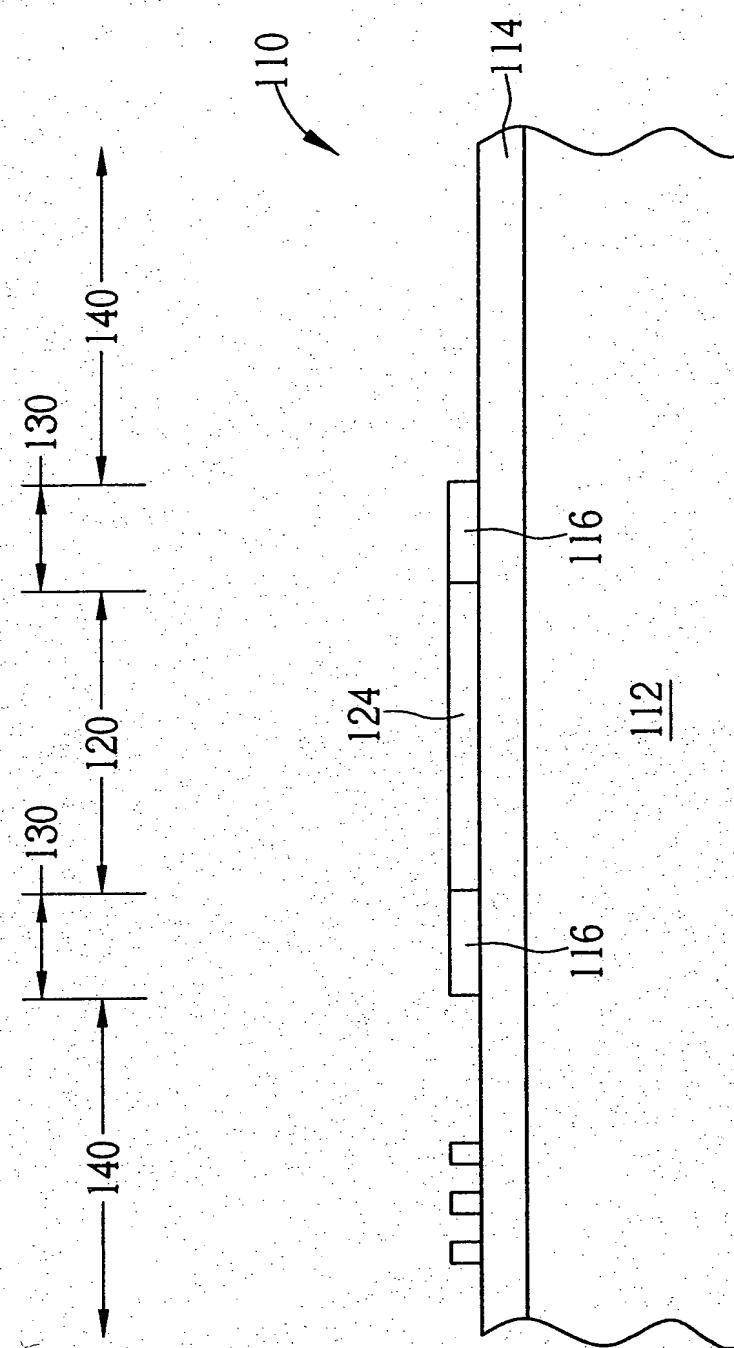


圖六

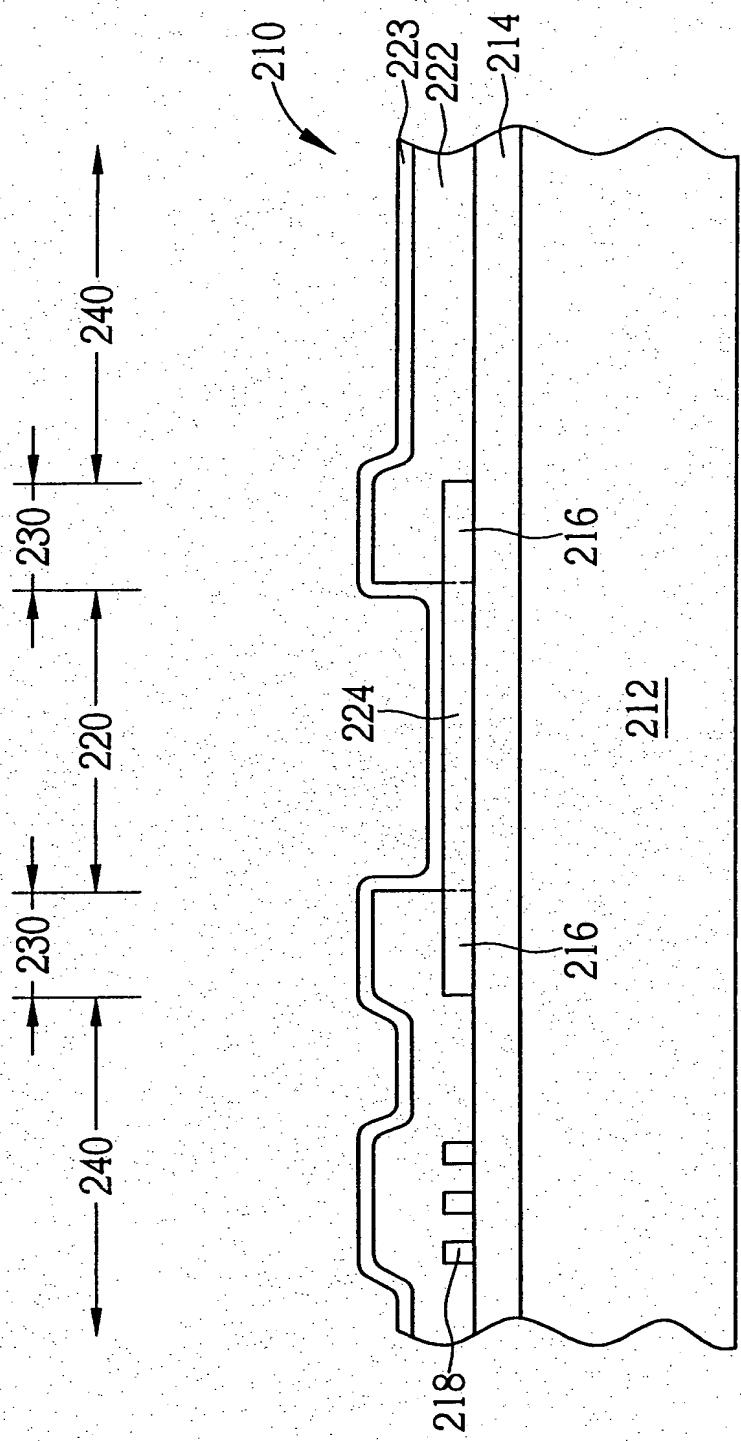
圖七



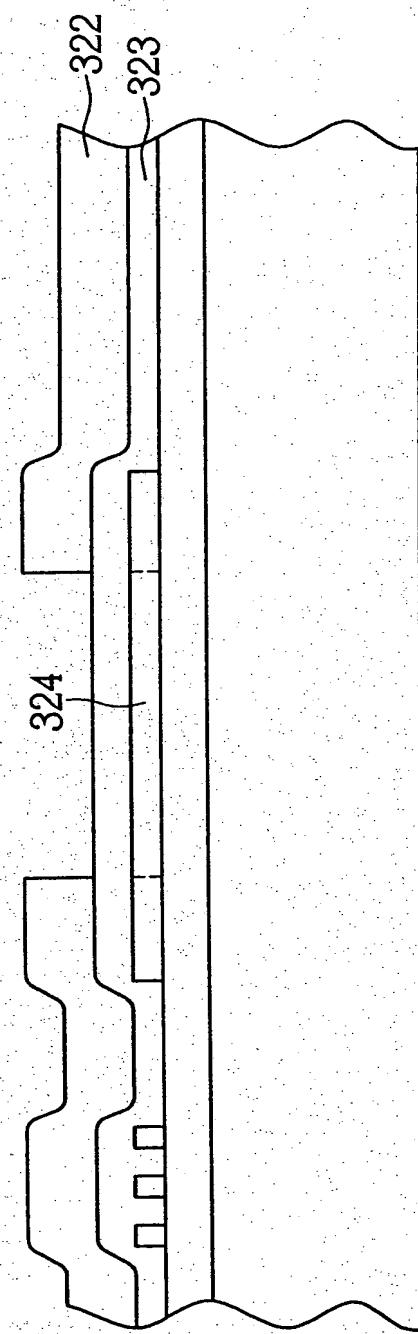
圖九



圖十



圖十一



申請案件名稱:一種利用準分子雷射再結晶製程來製作多晶矽薄膜的方法

第 1/22 頁

第 1/22 頁

第 2/22 頁

第 2/22 頁

第 3/22 頁

第 4/22 頁

第 5/22 頁

第 6/22 頁

第 6/22 頁

第 7/22 頁

第 7/22 頁

第 8/22 頁

第 8/22 頁

第 9/22 頁

第 9/22 頁

第 10/22 頁

第 10/22 頁

第 11/22 頁

第 11/22 頁

第 12/22 頁

第 12/22 頁

第 13/22 頁

第 13/22 頁

第 14/22 頁

第 14/22 頁

第 15/22 頁

第 16/22 頁

第 17/22 頁

第 18/22 頁

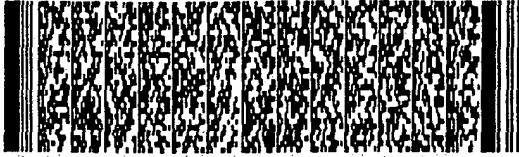
第 18/22 頁

第 19/22 頁

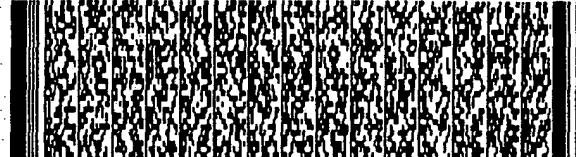
第 20/22 頁

申請案件名稱:一種利用準分子雷射再結晶製程來製作多晶矽薄膜的方法

第 20/22 頁



第 21/22 頁



第 22/22 頁

